

## KCl 処理を行った ZnO 薄膜の光学特性の改善と デバイス作製への応用\*

田中 隆一郎・石井 弘晃・市場 信康・前元 利彦・佐々 誠彦・井上 正崇

工学研究科 電気電子工学専攻  
<2005 年 9 月 27 日 受理>

Enhanced of PL intensity of ZnO films by KCl treatment  
and its application to FET fabrication

by

Ryuichiro TANAKA, Hiroaki ISHII, Nobuyasu ICHIBA,  
Toshihiko MAEMOTO, Shigehiko SASA, Masataka INOUE

Major in Electrical and Electronic Systems Engineering,

Graduate School of Engineering

(Manuscript received September 27, 2005)

Abstract

We propose a KCl treatment for reducing defect densities of ZnO films deposited by pulsed laser deposition and report on the exploration of its application to field-effect transistor (FET) fabrication. Improvements in the optical properties, which were confirmed by the reduction in the emission intensity originated from defect-related levels, were observed by photoluminescence measurements. Cathodoluminescence measurements revealed that the reduction in the defect-related emission occurred close to the ZnO surface. We fabricated ZnO-based metal-insulator-semiconductor FETs using the KCl treatment and additional KCl deposition as the gate insulator. The devices showed FET operations with complete pinch-off characteristics and a reduced hysteresis in the transfer characteristics. The results indicate the effectiveness of the KCl treatment for the development and improvement of ZnO-based devices.

---

\*第 66 回応用物理学会学術講演会にて口頭発表

(2005 年 9 月 8 日, 徳島大学)

1 研究背景と目的

近年、高度情報通信社会の発展から半導体産業への大きな期待が高まっている。現在、半導体デバイスの主流は Si 半導体である。Si 半導体は、デバイスへの加工の容易さ、埋蔵量、価格面においても優れた優位性を持っている。一方、高速・高周波通信等の超高速デバイスの分野においては、ヘテロ接合を用いた III-V 族半導体が主に利用されている。しかし、III-V 族半導体の主成分である Ga, As, In, 等は、人体に対する安全性や、図 - 1 に示すように資源枯渇の問題が常に付きまとっている。

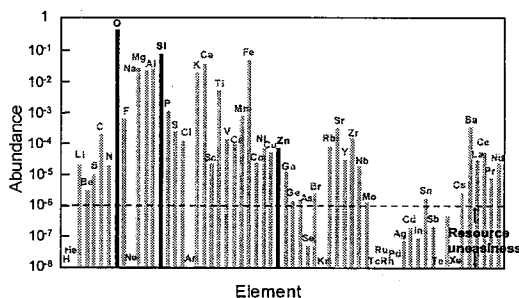


図-1 地殻中における各種元素の存在確率

そこで、最近では環境適合性に優れており、資源的にも豊富な材料が注目され始めている。本研究では、環境適合性材料の一つである酸化亜鉛 (ZnO) に注目し、ZnO をチャンネル層とした透明トランジスタの開発を目指す。ZnO はバンドギャップが 3.37 eV の直接遷移型半導体である。また、励起子結合エネルギーが 60 meV と GaN と比べ遥かに大きいことから、高効率紫外発光デバイスなどの応用に期待されており、最近では、青紫発光の ZnO デバイスの作製に成功した研究機関もある<sup>1)</sup>。また、本研究施設でも、ZnO/ZnMgO ヘテロ接合による電界効果トランジスタ (Field Effect Transistor: FET) の作製とその動作に成功している<sup>2)</sup>。ZnO の結晶構造は、図 - 2 に示すように六方晶系のウルツ鉱構造である。

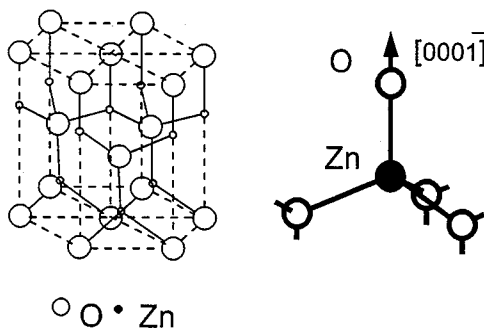


図-2 結晶構造

LSI には Si が用いられてきた。しかし、近年 Si にはない機能性の要求とパルスレーザ堆積法 (Pulsed Laser Deposition : PLD) などの結晶成長技術の向上によりワイドギャップ半導体に注目が集まっている。ワイドギャップ半導体には、GaN, SiC, ダイヤモンド (C) などがある。特に GaN, ZnO は紫外線レーザや LED などへの応用が考えられている。また、電子デバイスとしても、原子間の結合距離が小さく結合エネルギーが大きいため融点が高く熱的・化学的に安定である。バンドギャップが大きいことは真性キャリアの影響を高温まで受けにくいことを意味する。そのため、ワイドギャップ半導体は、高耐圧、高温動作が可能な電子デバイス用材料としても期待できる。特に、ZnO は資源が豊富であり、環境に対する影響が少なく人体に対しても毒性が低いことからバイオセンサや、紫外線センサへの応用も期待されている。本研究では、液晶ディスプレイなどに用いられる透明トランジスタや、FET 型のバイオセンサへの応用の先駆として ZnO を用いた FET の高性能化の検討を行った。

ZnO では FET の作製に必要な、ショットキーゲート電極の形成が非常に困難である<sup>3)</sup>。そこで、我々の研究機関では以前に、ゲート絶縁膜を持つ MIS 型 ZnO FET を試作し FET 動作を報告している<sup>4)</sup>。図-3, 4 にその断面図と、その特性を示している。

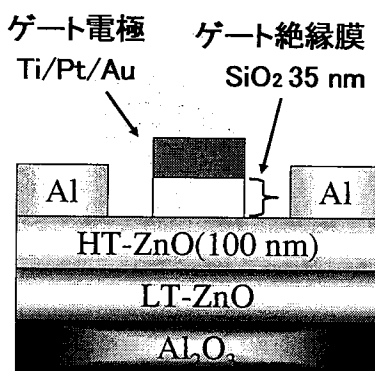


図-3 以前に試作された ZnO FET の断面図

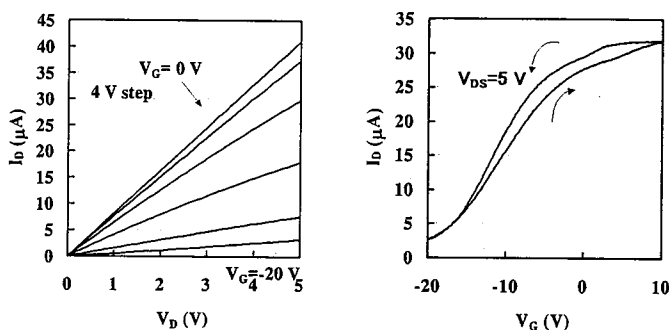


図-4 以前に試作された ZnO FET の特性

図-4 に示す  $V_{DS}-I_D$  のグラフから、FET としての動作特性は得られていることがわかる。しかし、 $V_{GS}-I_D$  の特性は、2~3 V 程度のヒステリシスが確認された。この原因が、ZnO とゲート絶縁膜との界面に問題があると考え、本研究は、ZnO 表面処理により表面準位を低減させ、FET 特性の改善につなげることを目的に行った。その解決手段として、図-5 に示す、次のような原田らによる報告<sup>5)</sup>を参考にした。そこでは、ZnO 微粒子の焼結体を KCl に埋め込むことにより、埋め込み前で見られていた欠陥と思われる発光ピークが、大きく抑えられるということが報告されている。

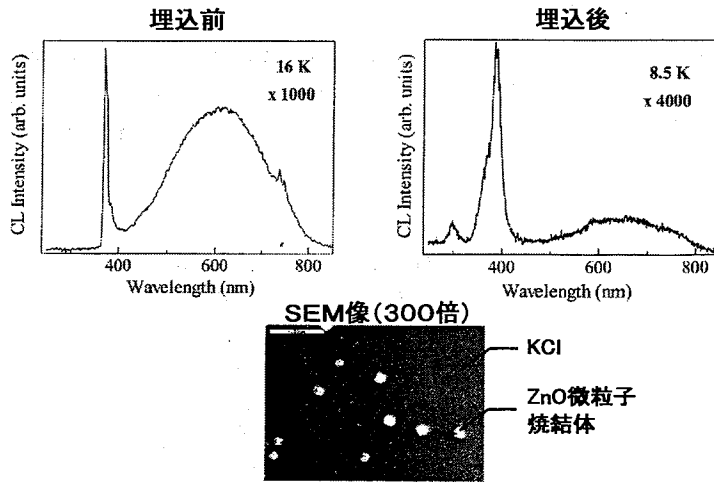


図-5 KClによるZnO微粒子の改質報告

本研究では、この KCl 処理による ZnO 微粒子の欠陥の抑制効果が、FET の作製に用いる ZnO 薄膜でも得られるかどうかを検討するとともに、KCl をゲート絶縁膜とした MIS FET を作製し、デバイス特性の改善にも効果があるかどうかを検討した。

## 2 実験方法と結果

はじめに、ZnO 薄膜への KCl による表面処理の効果を検討するための実験を行なった。試料は PLD 装置を用いて、サファイア基板上に ZnO 薄膜を約 100 nm 成長し、その後、ZnO 上に KCl を約 10 nm 蒸着し、窒素雰囲気中、800 °C でアニール（熱処理）を行ったものを用いた。ここで、KCl は、MERCK 社の B944738 702 を用いた。このように作製したサンプルを用いて、フォトルミネッセンス (Photoluminescence: PL) 測定を行ない、光学的特性の変化をアニールのみの試料と比較して調べた。測定の結果を図-6 に示す。

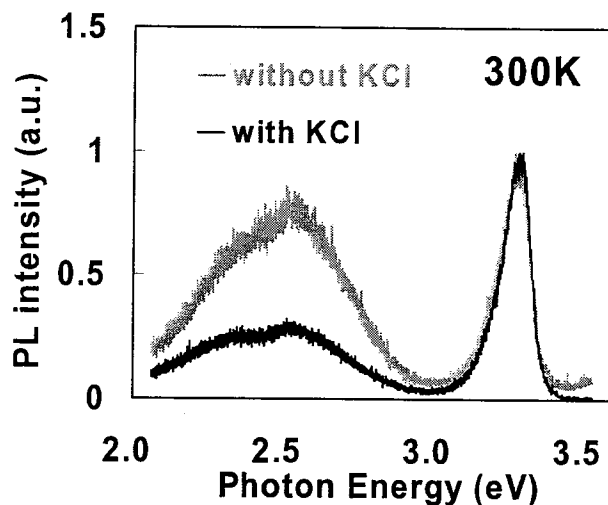


図-6 PL 測定結果

図-6 に示すとおり、KCl 処理を行なったもの、行っていないもののどちらからでも、3.27 eV の ZnO からの発光ピークが観測された。アニールのみを試料では、ZnO の発光ピークよりも低いエネルギー側で、熱処理による酸素欠陥と思われる発光ピークが観測された。しかし、KCl 処理を行なうことにより、その酸素欠陥と思われる発光ピークは、低減することがわかった。

次に、両試料で光学特性の違いの、深さ依存性を調べるため、カソードルミネッセンス (Cathodoluminescence: CL) での測定を行った。加速電圧 2 kV と、4 kV で測定することにより、試料表面とより内部の状態を比較した。その測定結果を図-7 に示す。ここで、加速電圧と電子ビームの進入深さの関係は、加速電圧 2 kV、4 kV でそれぞれ、約 24 nm と 約 80 nm となっている。

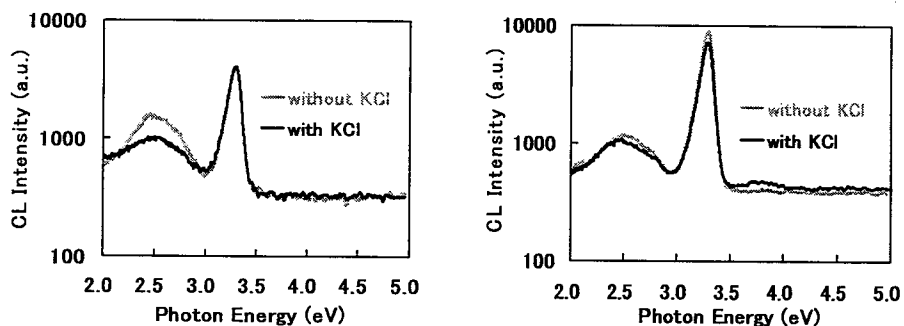


図-7 CL 測定結果

図-7に示すとおり、加速電圧 2 kV, 4 kV とも 3.27 eV のバンド端発光ピークが見てとれる。また、加速電圧 2 kV では PL 測定同様、KCl 処理により、酸素欠陥と思われる発光ピークの低減が見られた。しかし、加速電圧 4 kV では、両者に差は見られず、KCl 処理の試料でも欠陥起因の発光ピークの低減は見られなかった。このことより、KCl 処理の効果が表面に限定されることがわかった。

以上の PL, CL 測定の結果から、KCl による表面改質が、微粒子だけではなく、ZnO 薄膜でも有効であることがわかった。この結果を ZnO FET のデバイス作製プロセスに応用すべく、KCl をゲート絶縁膜とした MIS FET の作製を試みた。

FET 作製の試料は、PLD 成長をする段階で、上述の欠陥発光の低減や、キャリア濃度の低減等成長条件の最適化を行なった試料を使用した。図-8に最適化を行なった試料の PL 測定結果を示す。また、この試料の、O<sub>2</sub> 中、800 °C、1 分間の熱処理を行なった試料の、300 K における Hall 測定の結果は、移動度: 46.68 cm<sup>2</sup>/Vs, シートキャリア濃度: 1.613 × 10<sup>13</sup> cm<sup>-2</sup> となった。

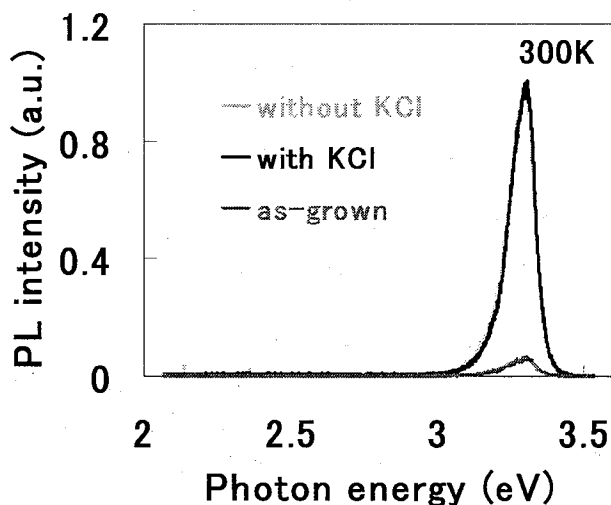


図-8 最適化後のPL測定結果

図-8に示しているように、as-grown, KCl 処理を行なったもの、熱処理のみのものとも、3.27 eV からの ZnO の発光ピークが見られる。また、熱処理により、ZnO の発光強度は as-grown のものよりも増大した。しかし、上述の酸素欠陥に起因すると思われる発光ピークは、全くといってよいほど見られなくなった。このことは、ZnO 薄膜の品質が向上したことを示しており、FET デバイスを作製する上でも好ましいと考え、この試料を用いて、KCl 表面処理に加え、KCl を絶縁膜とした MIS FET の作製を行なった。図-9に作製した FET の断面図を示す。

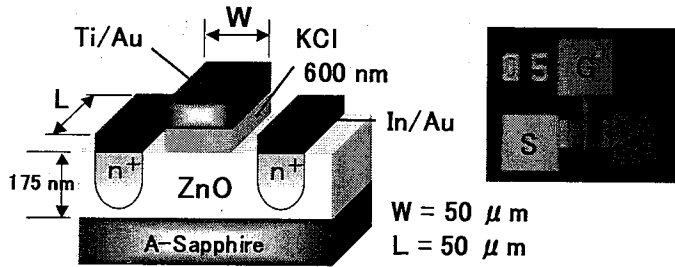


図-9 KClを絶縁膜とした ZnO MIS FET 断面図

図-9 に示している FET の作製方法は、まず、PLD 法によってサファイア基板の上に成長した 175 nm の ZnO 薄膜上に KCl を約 10nm 蒸着し、 $O_2$  中、800 °C、1 分間の熱処理を行なった。次に、 $H_3PO_4 : H_2O_2 : H_2O = 1 : 1 : 1000$  の水溶液を用いてアイソレーション（素子分離）を行ない、その後、オーミック電極として  $In/Au = 20/200$  nm を蒸着した後、再びゲート絶縁膜として KCl を 600 nm、ゲート電極として  $Ti/Au = 20/70$  nm を蒸着した。

以上の行程によって FET を作製後、電気的特性の測定を行なった。測定は、図-9 に示している通り、 $W = 50 \mu m$ 、 $L = 50 \mu m$  の素子で行なった。図 10 (a) に  $V_{DS} - I_D$ 、また、図-10 (b) に  $V_{GS} - I_D$  の測定結果を示す。

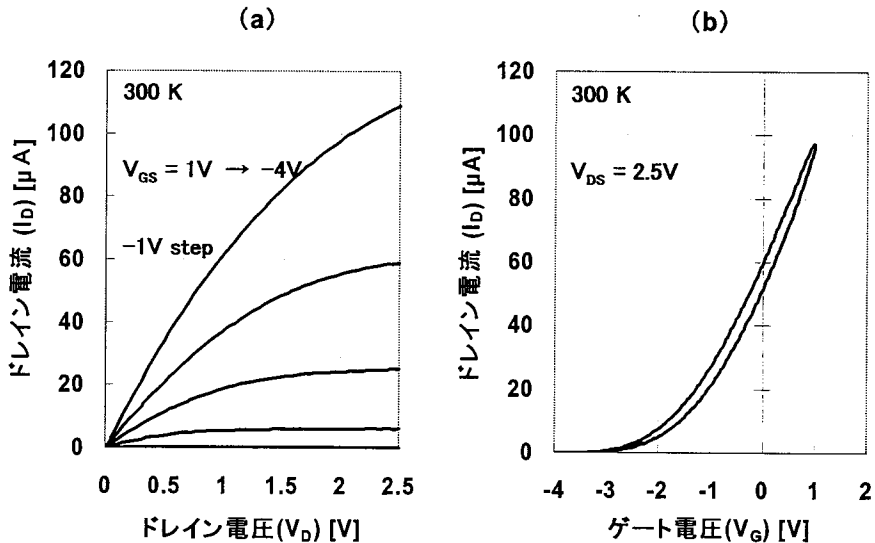


図-10 電気測定の結果

$V_{DS} - I_D$  の結果から、KCl を絶縁膜とした MIS FET でも、良好な飽和特性とピンチオフが得られることがわかった。また、 $V_{GS} - I_D$  の測定結果より、我々の研究機関で以前までに報告した、図-4 に示す ZnO 単膜でのゲート絶縁膜を持った FET の特性よりも、ヒステリシスが抑えられていることが確認できた。このヒステリシス特性の改善は、KCl 処理によって ZnO 薄

膜表面に形成されるトラップ準位密度が低減したためではないかと推測される。これらのデータから、閾値電圧、オンオフ比、伝達コンダクタンス  $g_m$  を計算した。その計算結果は、 $V_{th} = -3.1 \text{ V}$ 、on/off 比 =  $3.6 \times 10^3$ 、最大  $g_m = 1.54 \text{ mS/mm}$  となった。

### 3 まとめ

今回、PLD 法により成長した ZnO 薄膜を用いて、ゲート絶縁膜を使った ZnO FET の問題であるヒステリシスの改善を目指し、KCl 処理による ZnO 表面の改質の検討を行なった。その結果、PL 測定では、ZnO の熱処理による酸素欠陥と思われる発光ピークが、KCl 処理を行なうことにより、低減することがわかった。また、CL 測定から、KCl 処理による効果は表面部分に限定されていることがわかった。KCl による ZnO 表面の改質を確認後、KCl 表面改質に加えて、KCl をゲート絶縁膜として利用した MISFET の作製を行ない、電気的特性の測定を行なった。その結果、 $V_{DS}-I_D$  特性では良好な飽和特性とピンチオフが得られた。また  $V_{GS}-I_D$  特性のヒステリシスは、KCl 処理を行なうことにより、以前までの ZnO MIS FET よりも、改善されていることがわかった。この結果は、ZnO を利用したデバイス開発に KCl 表面処理が有効であることを示すものである。



## 参考文献

- 1) A. Tsukazaki et al., *Nature Mater.* **4**, 42 (2005).
- 2) K. Koike et al., *Appl. Phys. Lett.* **87**, 112106 (2005).
- 3) K. Ip et al., *Appl. Phys. Lett.* **84**, 5133 (2004).
- 4) 中島  
他, 2005 年春季第 52 回応用物理学会関係連合講演会, 30p-E-7.
- 5) Y. Harada, S. Hashimoto, *Phys. Rev. B* **43**, 045421. (2002) .